

신뢰성 디자인 베스트 프랙티스

March 9, 2016

신뢰성 디자인(Design for Reliability (DfR))는 무엇인가?

- 신뢰성(Reliability) 는 다음의 능력을 측정:
 - ...지정된 기능을 수행(perform the specified function)
 - ...고객에게서(at the customer) (고객의 사용환경에서)
 - ...원하는 수명시간에 걸쳐(over the desired lifetime)
- 신뢰성 디자인(Design for Reliability) 물리적 프로토타입 전의 설계 단계에서 제품 또는 시스템의 신뢰성을 보증하는 프로세스
 - 전반적 탁월성 디자인(Design for Excellence (DfX)) 전략의 일부로 종종 인식됨.

주의사항: DfR Solutions 사의 DfR 대비 다른 업체의 DfR

- DfR: 중점은 프로토타입 전(before prototype)활동에 집중
- 다른 업체들 : 중점은 전체 제품의 라이프 사이클(HALT, 근본 원인 분석, 신뢰성 개선)
- DfR: 단일의 고장(single point of failures)도 방지하는 것이 중점임
- 다른 업체들 : 중점은 시스템 레벨 고장과 고장 모드(안전성)

신뢰성 디자인 이유?

- 성공적인 제품의 기초(Foundation)는 견고한 디자인
 - 여유치(Margin)를 제공
 - 결함 리스크를 완화
 - 고객을 만족시킴



전자 하드웨어 디자인을 누가 통제하나?

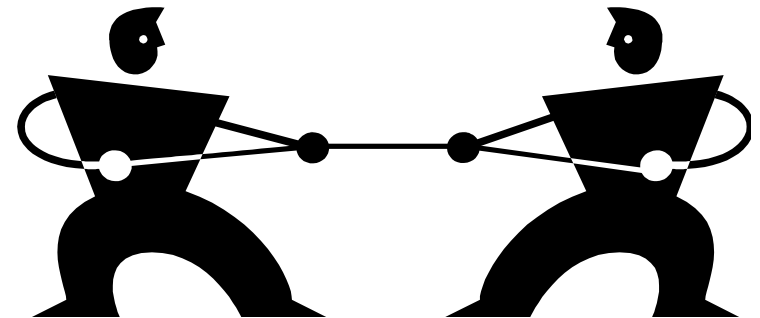
전기적 설계자(Electrical Designer)

- 회로도(Circuit Schematic)
- 부품 선정
 - 재료표(Bill of materials (BOM))
 - 승인벤더목록(Approved vendor list (AVL))

기계적 설계자(Mechanical Designer)

- PCB 레이아웃과 아웃라인
- 전자적 패키징의 다른 관점

양자 모두가 새로운 제품 개발 동안에 하드웨어 실수를 최소화 하는 데 핵심적인 역할을 함.



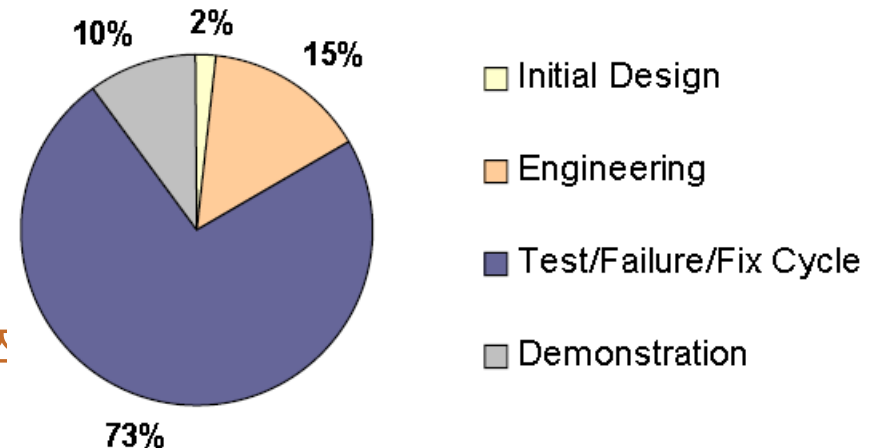
언제 실수가 발생하나?

- 전자 설계자와 기계 설계자 사이에 불충분한 정보 교환
- 공급자 한계에 대한 빈약한 이해
- 고객 기대치(신뢰성, 수명, 사용환경)가 새로운 제품 개발(New product development (NPD)) 프로세스에 잘 반영되어 있지 않음

당신이 모르고 있다는 것을 모르는 수많은 일들이 있을 수 있다.
(There can be many things that “you don’t know you don’t know”)

왜 DfR: 더 빠르고/ 더 싸고

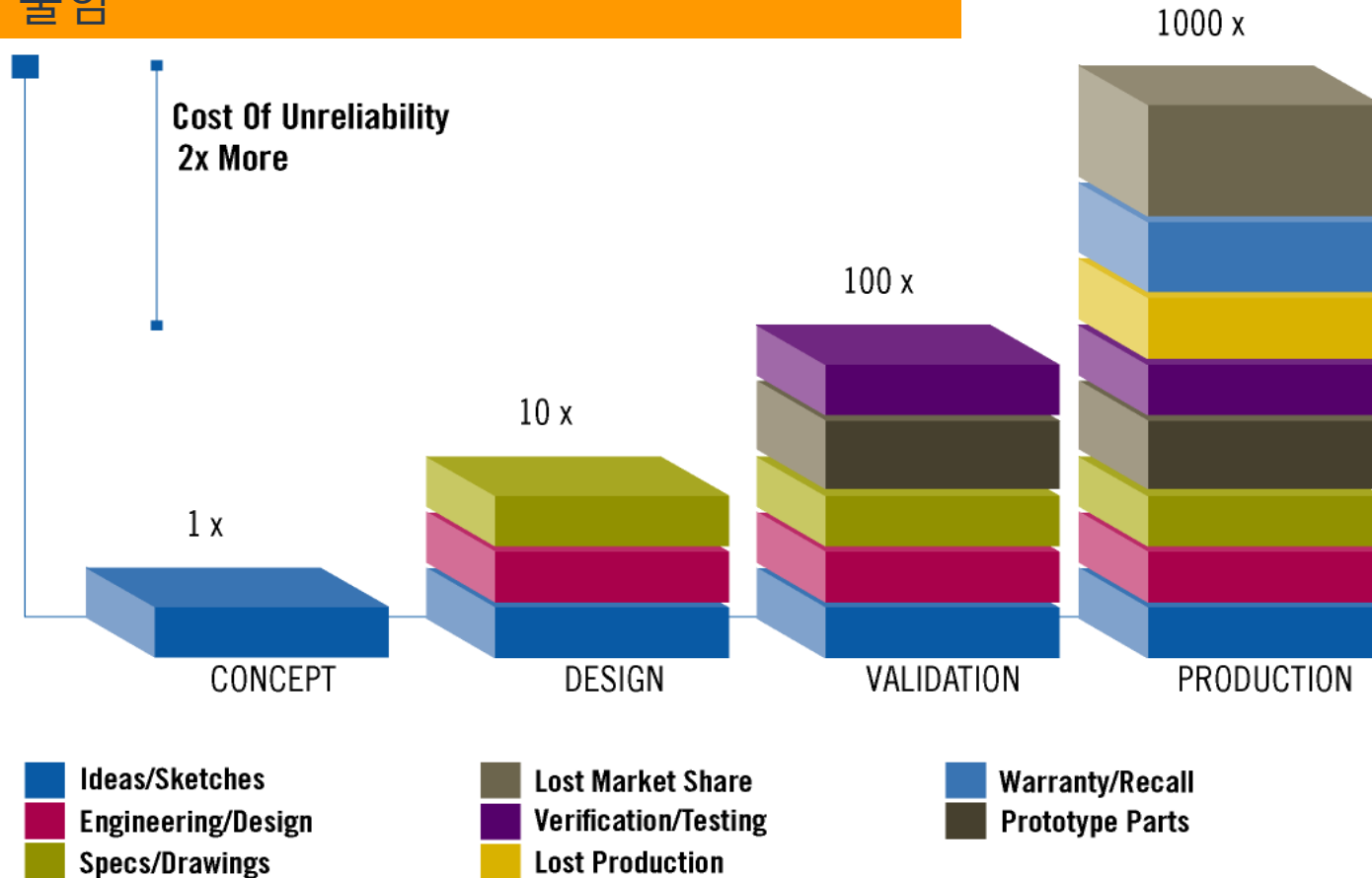
- 전통적인 OEM들은 프로그램 개발 원가의 75%를 테스트-고장-수리에 소모함
- 디자인 분석도구를 사용하는 전자제어 OEM은
 - 82% 가 더 자주 개발 비용을 맞춤
 - 평균 66% 가 더 적게 반복(re-spins)
 - 반복에서 \$26,000 까지 절약



Gene Allen and Rick Jarman .Collaborative R&D; (New York John Wiley&Sons. Inc. 1999). 17.
Aberdeen Group, Printed Circuit Board Design Integrity: The Key to Successful PCB Development, 2007 <http://new.marketwire.com/2.0/rel.jsp?id=730231>

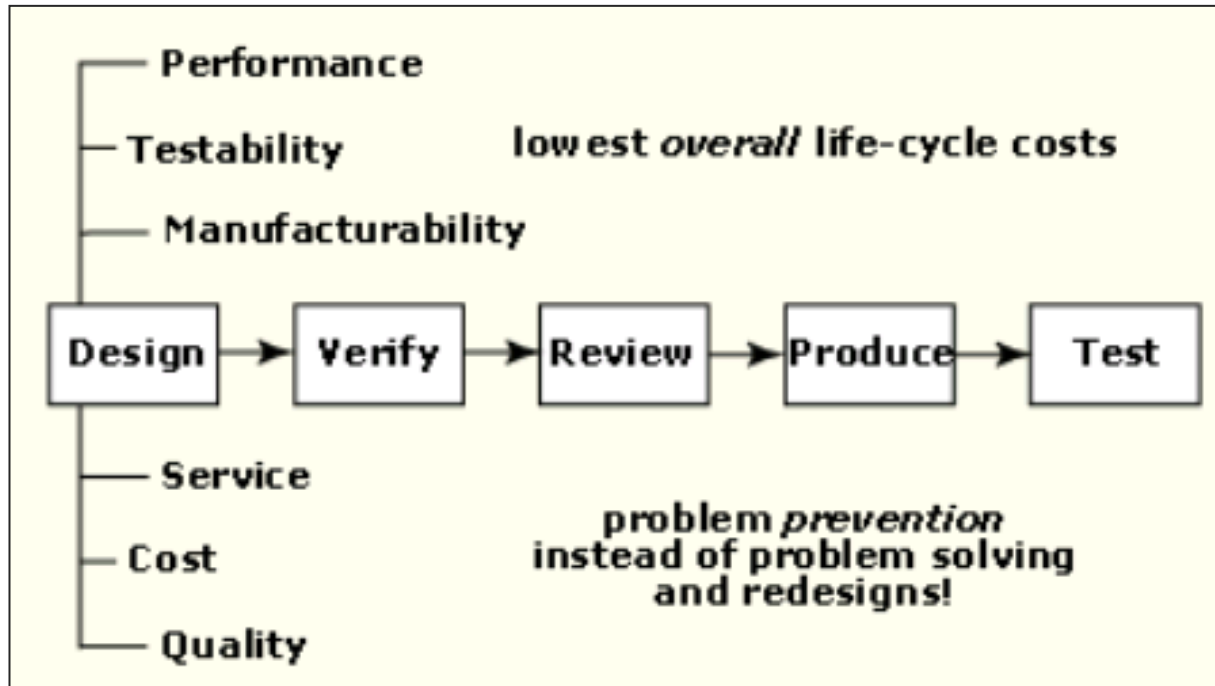
왜 DfR: 더 빠른 것이 더 싸게 됨

신뢰성을 앞 단계에서 개선하여 원가를 줄임



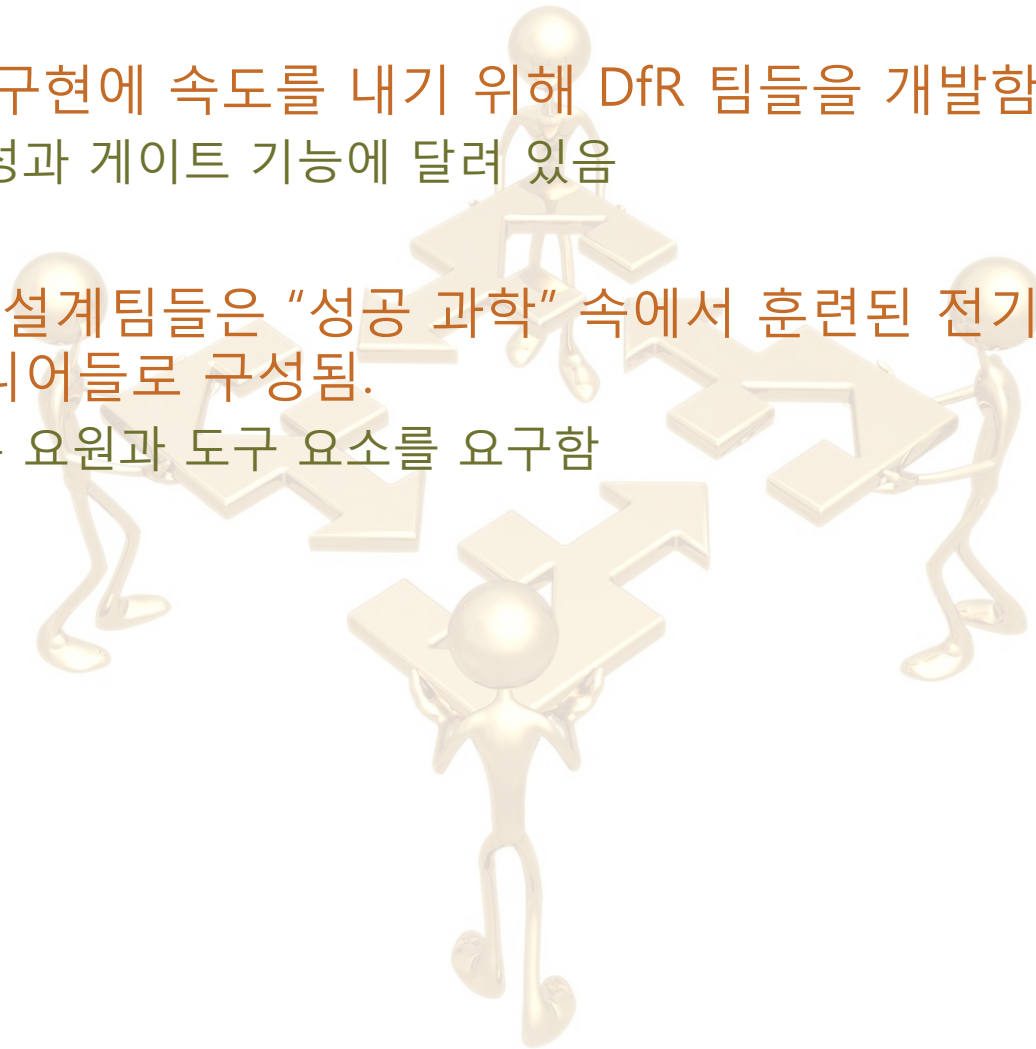
DfR은 어떻게?

- 성공적인 DfR노력은 제품 설계와 프로세스 계획을 동시 엔지니어링(Concurrent Engineering) 이라고 알려진 화학결합적 상호작용(cohesive, interactive) 활동과 통합할 것을 요구함



DfR 구현

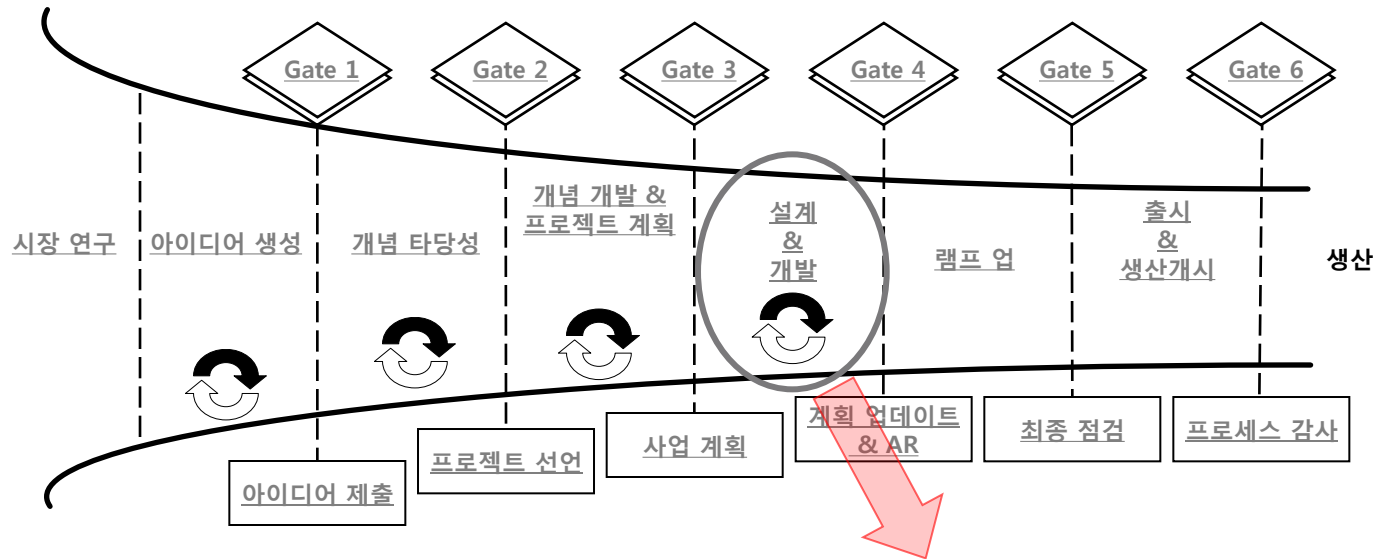
- 많은 조직들이 구현에 속도를 내기 위해 DfR 팀들을 개발함.
 - 성공은 팀 구성과 게이트 기능에 달려 있음
- 도전: 고전적인 설계팀들은 “성공 과학” 속에서 훈련된 전기적이고 기계적인 엔지니어들로 구성됨.
 - DfR 은 올바른 요원과 도구 요소를 요구함



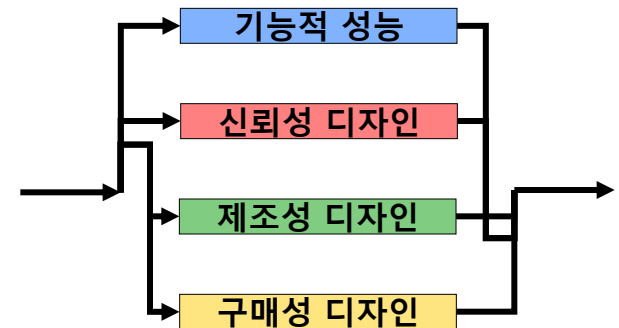
DfR 팀

- 부품 엔지니어(Component engineer)
- 고장물리 전문가(Physics of failure expert) (기계/재질)
- 제조 엔지니어
 - 박스 레벨(하니스, 배선, 보드간 연결)
 - 보드/어셈블리
- 환경 규격을 알고 있는 엔지니어
- 테스트 엔지니어(ICT/JTAG/기능적인 것에 능숙)
- 열 엔지니어(파워 요구사항에 따름)
- 신뢰성 엔지니어?
 - 경우에 따라. 많은 고전적 신뢰성 엔지니어는 통계적 테크닉과 환경 테스트에 대한 과도한 강조 때문에 설계에서는 제한된(**limited**) 가치를 제공함.

DfR 게이팅



- 목표 : 설계를 동시에 최적화
- 현실성 : 특정한 게이팅 활동이 필요(디자인 리뷰)



DfR 도구와 테크닉 목록(위키피디아)

Many tasks, techniques and analyses are specific to particular industries and applications. Commonly these include:

- Built-in test (BIT) (testability analysis)
- Failure mode and effects analysis (FMEA)
- Reliability hazard analysis
- Reliability block-diagram analysis
- Dynamic Reliability block-diagram analysis^[6]
- Fault tree analysis
- Root cause analysis
- Sneak circuit analysis
- Accelerated testing
- Reliability growth analysis
- Weibull analysis
- Thermal analysis by finite element analysis (FEA) and / or measurement
- Thermal induced, shock and vibration fatigue analysis by FEA and / or measurement
- Electromagnetic analysis
- Statistical interference
- Avoidance of single point of failure
- Functional analysis and functional failure analysis (e.g., function FMEA, FHA or FFA)
- Predictive and preventive maintenance: reliability centered maintenance (RCM) analysis
- Testability analysis
- Failure diagnostics analysis (normally also incorporated in FMEA)
- Human error analysis
- Operational hazard analysis /
- Manual screening
- Integrated logistics support

DfR 도구와 테크닉 목록(DfR Solutions)

- 고장 모드 분석(Failure Mode Analysis)
 - 고장모드효과분석(Failure Mode Effect Analysis (FMEA)), 고장트리/허용치 분석(Fault Tree/Tolerance Analysis (FTA)), 고장모드별 디자인 리뷰(Design Review by Failure Mode (DRBFM)), 숨은 회로 분석(Sneak Circuit Analysis (SCA))
- 신뢰성 예측 – 경험적(Empirical)
- 디자인 규칙(Design Rules)
- 탁월성 디자인(Design for Excellence)
 - 제조성 디자인(Design for Manufacturability (DfM)), 테스트성 디자인(Design for Testability (DfT))
- 허용오차(기계적, 전기적)(Tolerancing (Mechanical, Electrical))
- 시뮬레이션과 모델링(스트레스)
 - 열적, 기계적, 전기적/회로
- 시뮬레이션과 모델링(피해)
 - EMI/EMC, EOS/ESD, 고장물리(Physics of Failure), 정격감소(Derating)

고장모드분석(Failure Mode Analysis)

- 디자인 프로세스 초기에 잠재적인 고장 모드와 적당한 완화방안을 찾아내는 프로세스
 - 신뢰성 엔지니어에게는 가장 일반적인 도구
- 일반적인 DfR 도구들이 있음
 - 강점과 약점
- 강점: 놀랄만한 통찰을 제공할 수 있음
- 약점: 지루하고, 단조로우며, 가치가 없고, 반복적인 활동이 될 수 있음



" 불행하게도, 신뢰성 엔지니어링은 다른 어떤 분야의 엔지니어링보다도 더 난센스에 시달려왔다. (Unfortunately, reliability engineering has been afflicted with more nonsense than any other branch of engineering.)"

Pat O'Connor (Author Practical Reliability Engineering).

고장모드효과분석(Failure Mode Effects Analysis (FMEA))

- 고전적인 고장모드분석 테크닉
 - 세계 2차 대전 이후에 개발됨
- 고장모드(Failure modes) , 그 심각성(Severity), 발생가능성(Probability of occurrence), 그리고 탐지성(Detectability)을 찾아내도록 함.
- 디자인분석(DFMEA) 과 프로세스분석(PFMEA) 두 가지로 실행됨.

FMEA (계속)

- 보수적이고 규제적인 산업은 FMEA를 좋아함
 - 안전(Safety)을 매우 우려함.
 - 안전에 대한 문서적 기록을 가진다는 것에 매우 관심
- 다른 산업들을 덜 확실
 - DFMEA 는 매우 오래 걸릴 수 있음(개인용 컴퓨터 회사는 제품 출시후 3개월 후에야 DFMEA를 완료함)
 - 공급업체가 공급한 PFMEA 가 표준문안이 될 수 있음

가치있는 FMEAs

- FMEA가 가치가 있기 위해서는 두 가지가 일어나야 함
- 하나는, 형식이 유동적이어야 함
 - 기능 블록(Functional block), 지오메트리 등.
 - 점수화(Scoring)가 선형적이고 실제 측정값임.
- 두번째는, 통계적 프로세스 통제를 통해 측정될 수 있는 조치가 찾아져야 함.
 - 하나가 완료되면 끝나는 것이 아님

DfR 아웃라인

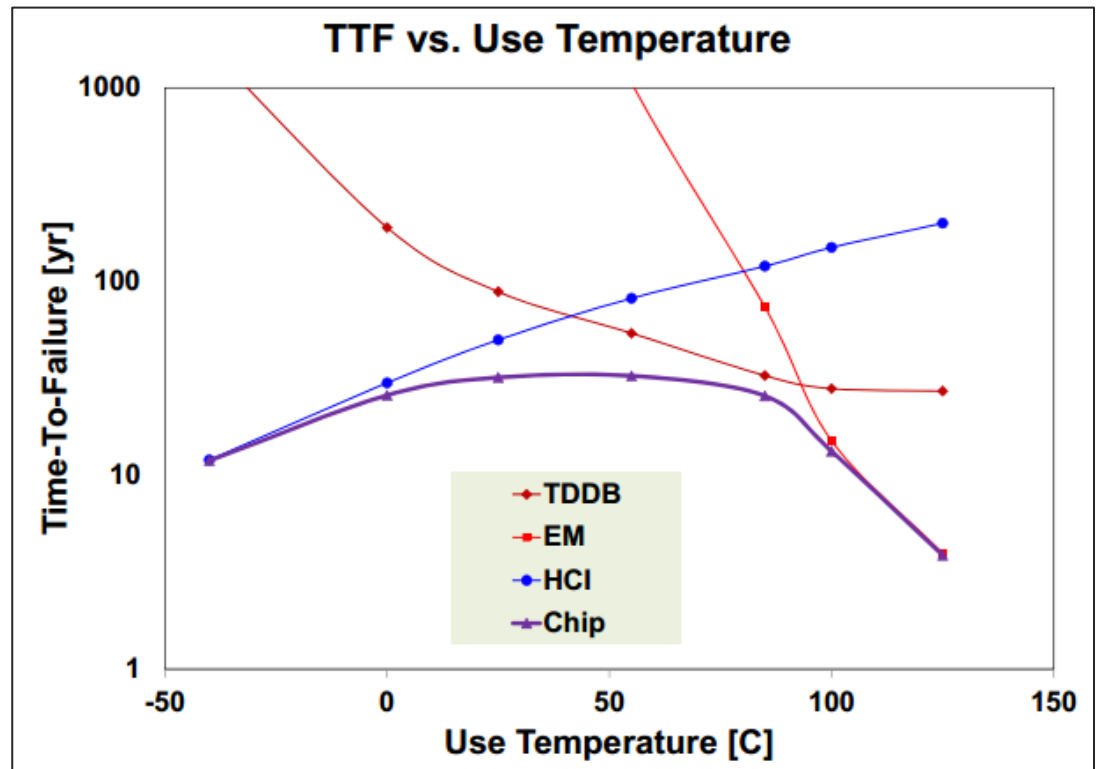
- 개념화 단계/블록 다이어그램 단계(DfR at Concept / Block-Diagram Stage)
 - 사양서
- 부품 선정(Part Selection)
 - 정격하향 및 정격상향(Derating and uprating)
- 제조성 디자인(Design for Manufacturability)
 - 신뢰성은 만든 것 만큼만 좋은 결과
- 마모 메커니즘과 고장물리(Wearout Mechanisms and Physics of Failure)
 - 오늘날 전자제품의 저하(Degradation) 예측

가장 최근의 신뢰성 디자인?

- 전통적인 검사가 작동하지 않음
 - DRAM, SSD, 세라믹 콘덴서에 대한 연구는 취약한 부품들이라는 측정치를 나타냈지만, 이들 부품이 조기 불량 행동(Infant mortality behavior)을 나타내고 있지 않음
 - 그러나, 이들은 다른 부품 그룹들 보다는 더 자주 더 일찍 고장이 나고 있음
- 구글 연구에서, 온도는 DRAM, 플래시 메모리, 하드 드라이브의 고장률에 제한된 영향(Limited influence on the failure rate) 을 준다고 밝혀짐
 - 활동 레벨 역시 고장률에 제한된 결과를 가짐.
 - 20개월 후에는 DRAM 에러율이 눈에 띄게 증가하여, 전반적인 달력 나이(Calendar age) 가 더 정확한 지표이었음.

가장 최근의 신뢰성 디자인?

- 차가운 것이 새롭게 부상(Cold is the new Hot)
 - 대부분의 최근 장치는 0도 이하에서는 제한된 수명을 가질 수 있음



개념 단계에서의 DfR

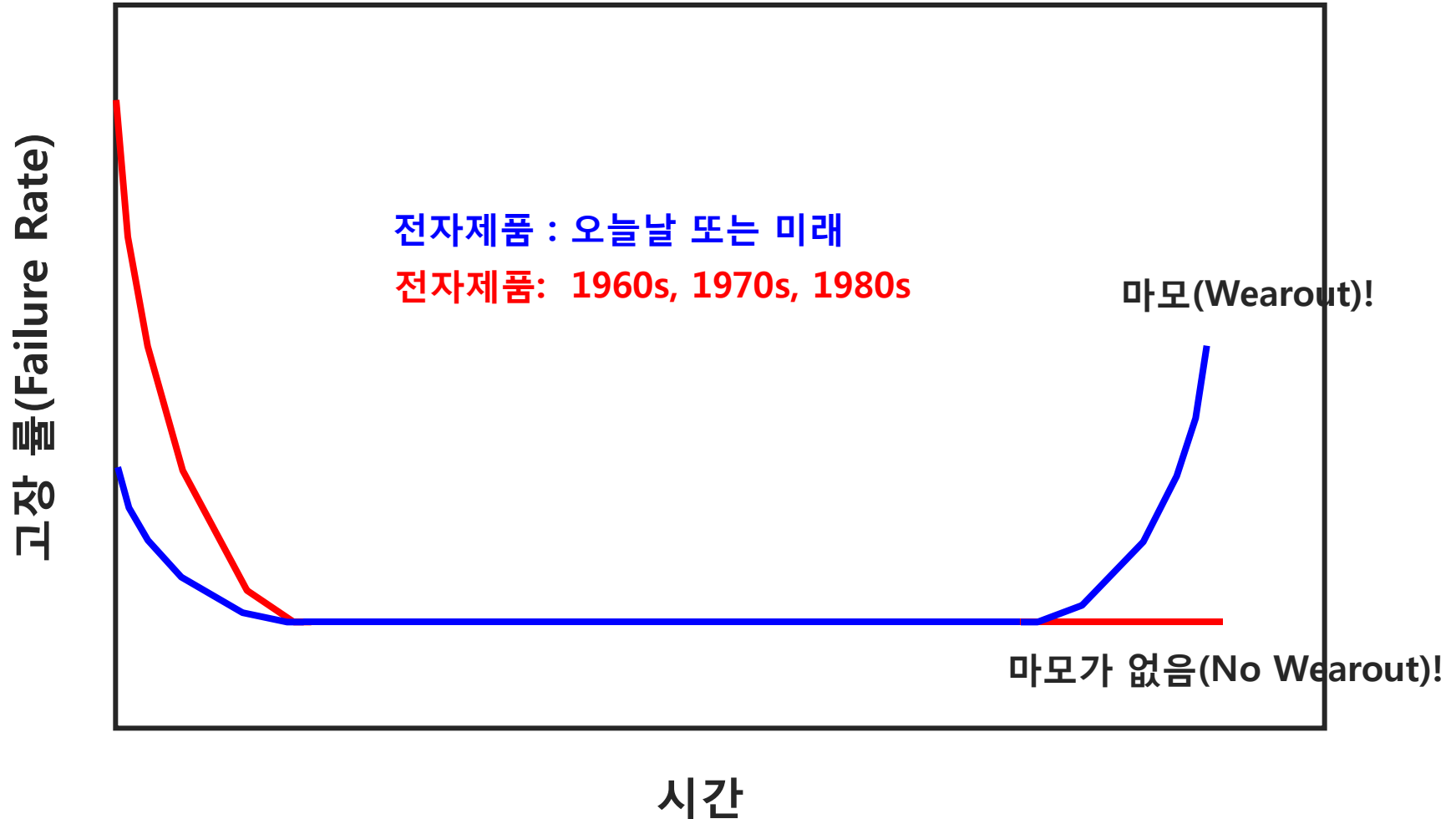
개념/블록도

- 이 단계에서 DfR에 실수가 발생할 수 있나?
 - 아니다.... 그리고 예
- 이 단계에서 제품 사양을 확보하고 이해하지 못하게 되면 회로와 레이아웃에 실수의 바탕이 됨.
- 개념 단계에서 확보해야 할 중요한 사양
 - 신뢰성 목표(Reliability goals)
 - 사용 환경(Use environment)
 - 크기 제한(Dimensional constraints)

신뢰성 목표

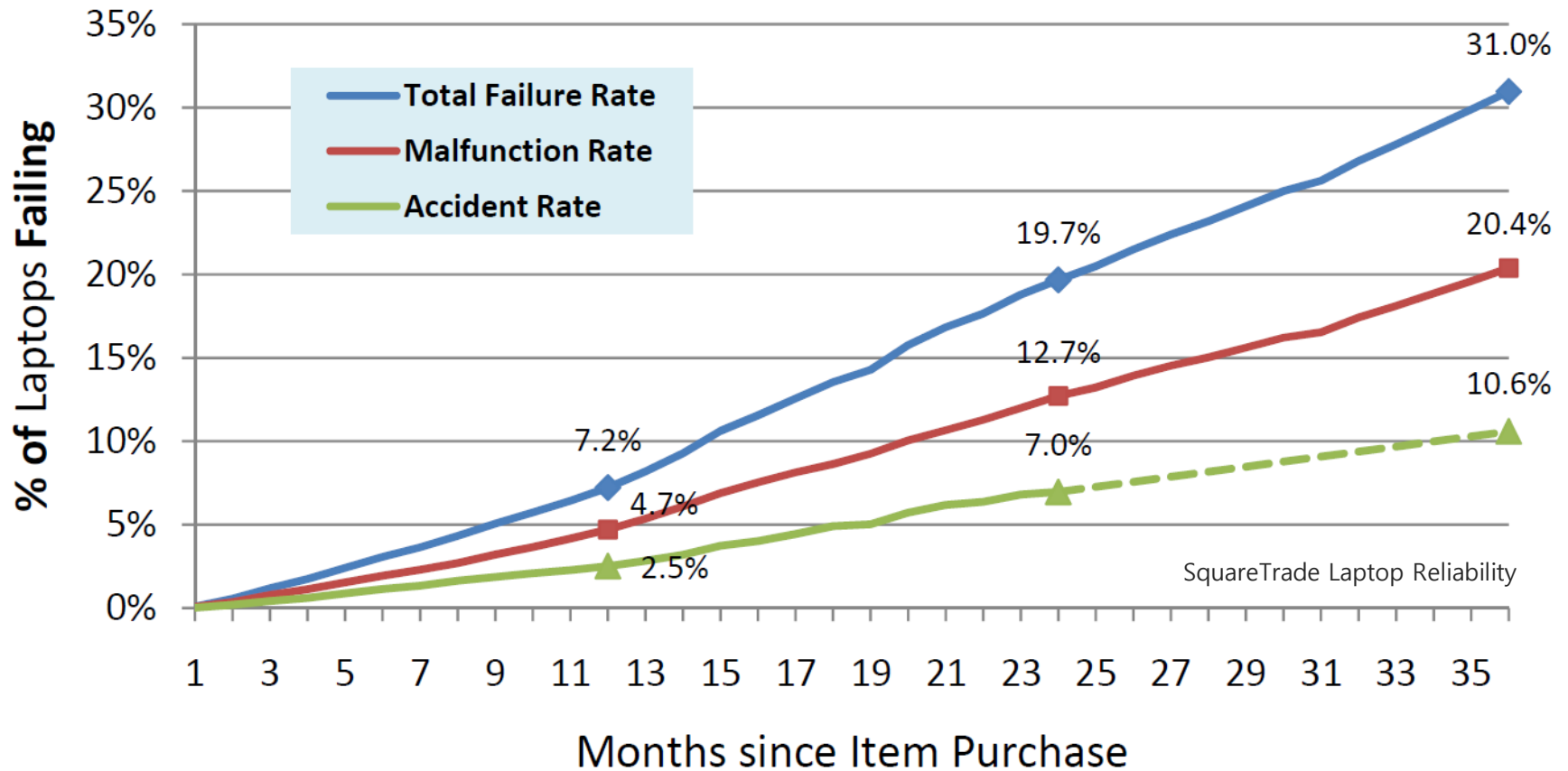
- 신뢰성은 다음에 대한 제품의 능력 측정치임
 - ...지정된 기능을 수행함.
 - ...고객에게서 (그들의 사용 환경에서)
 - ...원하는 수명기간에 걸쳐
- 전형적인 신뢰성 지표: 원하는 수명시간/제품성능 (Desired Lifetime / Product Performance)
- 원하는 수명시간(Desired lifetime)
 - 고객이 만족되는 때로 정의됨
 - 부품의 개발과 제품의 검증에서 적극적으로 사용되어야 함
- 제품 성능(Product performance)
 - 무상 보증 기간 동안에 회수
 - 설정된 확신도 수준에서 수명기간 동안 생존성(Survivability over lifetime at a set confidence level)
 - MTBF 또는 MTTR을 회피 노력 필요

원하는 수명(Desired Lifetime) 이 왜 중요한가?



무상유지보수 회수(Warranty Returns): 랩톱(계속)

Laptop 3 year Failure Rates



무상유지보수 회수 : iPad

Figure 2. Non-Accident Failure Reasons - iPad1 and 2

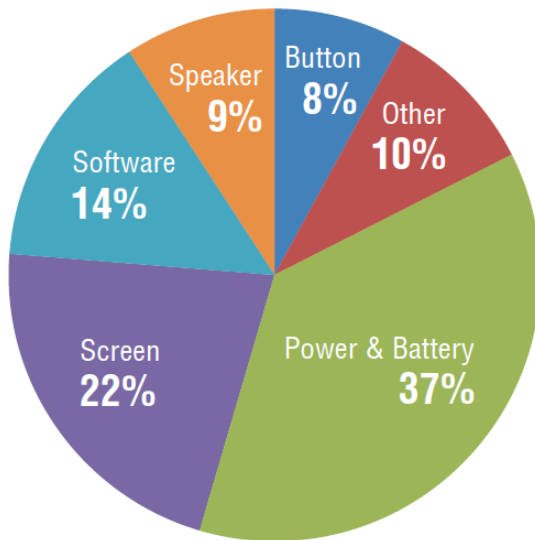
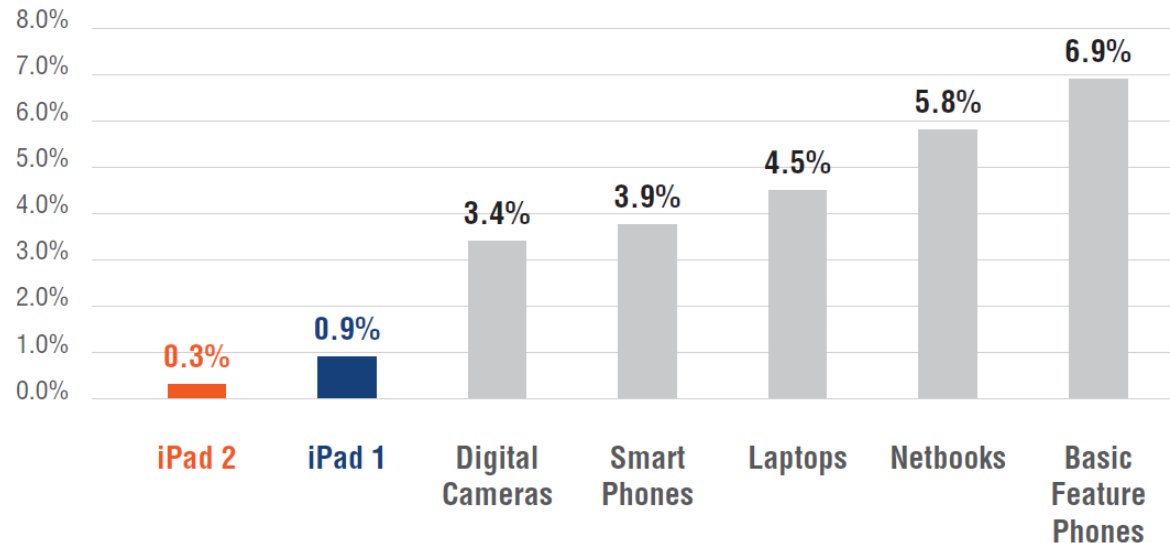


Figure 3. 12 Month Malfunction Rates of Common Portable Electronics



- 진정으로 혁명적: 소비자 전자제품이 전형적인 고 신뢰성 전자제품만큼 (또는 더) 신뢰성이 있음
 - 핵심 주도요인 : 더 강건한 소프트웨어, 움직이는 부품(팬, 키보드, 하드 드라이브)의 제거

무상유지보수 회수 : 자동차 모듈

- 많은 자동차 전자모듈 제조사들은 천대당 건수(Incidents per thousand vehicles, IPTV)를 추적(어떤 시간 간격에 걸쳐, 보통 1년)
 - 원하는 IPTV는 안전과 추진(Safety and Propulsion)에 크게 의존
- 현대자동차 브레이크(Hyundai Brake)
 - 25-30 IPTV (문제) <http://www.hyundaiproblems.com/investigations/Genesis/2012/>
 - 0.3 IPTV (문제 없음)
- GM 안티락식 브레이크(GM Antilock Brake)
 - 0.32 IPTV (문제) http://money.cnn.com/2005/05/03/Autos/gm_investigation/
 - 0.03 IPTV (문제 없음)
- 새턴 파워 스티어링(Saturn Power Steering)
 - 14 IPTV (문제) <http://www.carcomplaints.com/Saturn/Ion/2006/investigations/>
- 니산 트랜스미션(Nissan Transmission)
 - 50 IPTV (문제) http://www-odi.nhtsa.dot.gov/cars/problems/defect/results.cfm?action_number=PE13029&SearchType=QuickSearch&summary=true
 - 0.6 IPTV (문제 없음)
- 차축(Axles) (4 to 14 IPTV)
<http://www.mysanantonio.com/business/fool/article/Diversifying-Away-From-General-Motors-4306695.php>

제품 성능: 생존성(Survivability)

- 몇몇 회사들은 신뢰성 목표를 생존성에 기초해서 설정
 - 확신도 수준에 의해 맞추어짐
 - 예: 15년간 90% 확신도에서 95% 신뢰성
- 장점
 - 테스트 시간과 샘플 크기를 결정하는 데 도움
 - 고장률 활동(감소, 증가, 일정)을 가정하지 않음
- 단점
 - 고장까지 평균시간(Mean Time To Failure (MTTF)) 또는 고장간 평균시간(Mean Time Between Failures (MTBF)) 을 통해 재 해석될 수 있음

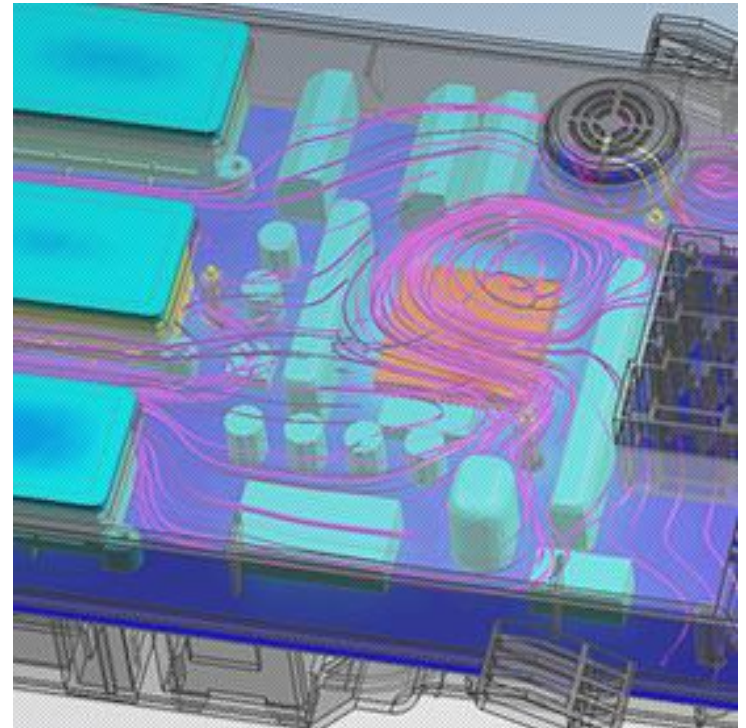
MTTF/MTBF 의 한계

- MTBF/MTTF 계산은 고장이 기본적으로 랜덤하다고 가정
 - 고장 회피를 위한 동기를 제공하지 못함
- 수치 놀음을 하기 쉬움
 - 원하는 MTBF를 도달하기 위해 비틀어 수정
 - 예, 각 부품의 품질 지표를 수정
- 종종 잘못 해석됨
 - 50K 시간 MTBF는 50K 시간 동안 고장이 없다는 것을 의미하지 않음
- 로지스틱스나 구매에 더 맞고 고장 회피는 아님

마모 메커니즘과 고장물리 (Wearout Mechanisms and Physics of Failure (PoF))

고장물리(Physics of Failure (PoF)) 는 무엇인가?

- 신뢰성 물리학reliability physics
으로도 알려짐
- 일반적 정의:
 - 신뢰성을 예측하고 고장을 방지하기
위해 물리적 과학(물리학, 화학,
재료과학, 기계학등)의 토대에 기초해서
모델링과 시뮬레이션을 사용하는
프로세스



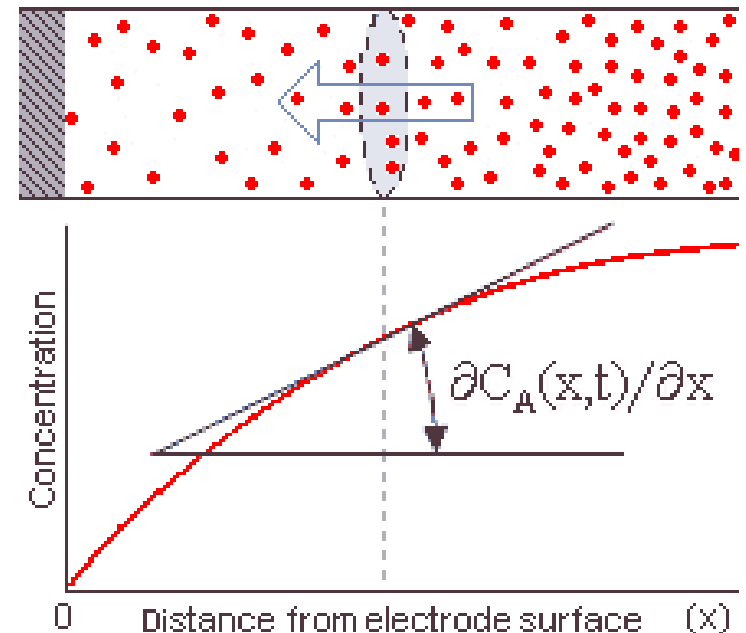
고장물리 : 모델링과 시뮬레이션

- 우리가 모델링하고 시뮬레이션하는 것은 무엇인가?
- 패키징 + 신뢰성($t > 0$) = 재질 이동(Packaging + Reliability ($t > 0$) = Material Movement)
 - 확산(Diffusion)
 - 크리프(Creep)
 - 피로(Fatigue)

확산(Diffusion)

- 전자, 원자, 이온, 결원이 하나의 재료를 가로질러 이동
 - 전형적으로 농도 기울기(Concentration gradient)에 의해 주도됨 (Fick's Law)

$$J_A(x, t) = -D_A \frac{\partial C_A(x, t)}{\partial x}$$
$$n(x, t) = n(0) \left[1 - 2 \left(\frac{x}{2\sqrt{Dt\pi}} \right) \right]$$



- 다른 힘(전자기적 힘, 스트레스)에 의해 주도될 수도 있음

PoF기반 신뢰성 예측

- 대부분의 고장물리기반 모델은 반경험적임(Semi-empirical)
 - 기본적 개념은 아직 유효
 - 보정(Calibration)이 요구됨
- 교정 테스트(Calibration testing) 이 여러 자릿수에 걸쳐 수행되어야 함
 - 상수의 파생을 허용함
- PoF의 목적은 재질과 지오메트리 파라미터에 제한을 두는 것이지 제거하는 것이 아님.
 - 예 솔더: 테스트는 각 패키지 군(BGA, 갈매기 날개형, 리드 없는 것, 등)에 대하여 재 실행됨.

고장 물리 알고리즘

$$\tau_{HCI} \propto \exp\left[\frac{b_{HCI}}{V_D}\right] \cdot \exp\left[\frac{E_{aHCI}}{kT}\right]$$

$$T_f \propto \exp\left(\frac{\sim 0.51\text{eV}}{kT}\right) \times \exp(\sim -0.063\%RH)$$

$$N_f^{-0.6} D_f^{0.75} + 0.9 \frac{S_u}{E} \left[\frac{\exp(D_f)}{0.36} \right]^{0.1785 \log \frac{10^5}{N_f}} - \Delta \varepsilon = 0$$

$$\tau_{EM} \propto (J)^{-n} \cdot \exp\left[\frac{E_{aEM}}{kT}\right]$$

$$L = L_T \left(\frac{V_r}{V_0} \right) \times 2^{\left(\frac{T_r - T_A}{10} \right)}$$

$$\tau_{TDDB} \propto \exp[-b_{TDDB} \cdot V_G] \cdot \exp\left[\frac{E_{aTDDB}}{kT}\right]$$

$$\frac{t_1}{t_2} = \left(\frac{V_2}{V_1} \right)^n \exp \frac{E_a}{K_B} \left(\frac{1}{T_1} - \frac{1}{T_2} \right)$$

$$\tau_{NBTI} \propto \exp[-b_{NBTI} \cdot V_G] \cdot \exp\left[\frac{E_{aNBTI}}{kT}\right]$$

$$(\alpha_2 - \alpha_1) \cdot \Delta T \cdot L = F \cdot \left(\frac{L}{E_1 A_1} + \frac{L}{E_2 A_2} + \frac{h_s}{A_s G_s} + \frac{h_c}{A_c G_c} + \left(\frac{2 - \nu}{9 \cdot G_b a} \right) \right)$$

너무나 지루할 수 있다! 무엇을 해야 하나?

PoF 와 마모(Wearout)

- 전자 디자인에서 장기적 저하에 어떤 것이 예민한가?
 - 세라믹 콘덴서(산소 공간 이전 (Oxygen vacancy migration))
 - 메모리 장치(제한된 쓰기 사이클(Write cycles), 읽기 횟수(Read times
 - **전해질 콘덴서(Electrolytic Capacitors)** (전해액 증발(Electrolyte evaporation), 유전체 손실(Dielectric dissolution))
 - 필름 콘덴서(Film Capacitors)
 - 저항(Resistors) (만일 정격하향이 부정당하다면)
 - 은 기반 도금(Silver-Based Platings) (만일 부식성 환경에 노출되었다면
 - 릴레이(Relays)와 다른 전기기계적 부품
 - **LED(Light Emitting Diodes) 와 레이저 다이오드(Laser Diodes)**
 - 커넥터(만일 잘못 사양화되거나 설계되었다면)
 - 주석 휘스커(Tin Whiskers*)
 - **Integrated Circuits (EM, TDDB, HCI, NBTI)**
 - **상호 접합부(Interconnects) (크리프, 피로)**
 - 도금된 쓰루홀 (Plated through holes)
 - 솔더 조인트

산업계 수용 모델이 존재함

세라믹 콘덴서(Ceramic Capacitor) 수명 예측

- 세라믹 콘덴서는 보통 작동상태 동안에는 마모(Wearout)을 경험할 것으로 예상되지 않음

$$\frac{t_1}{t_2} = \left(\frac{V_2}{V_1} \right)^n \exp \frac{E_a}{K_B} \left(\frac{1}{T_1} - \frac{1}{T_2} \right)$$

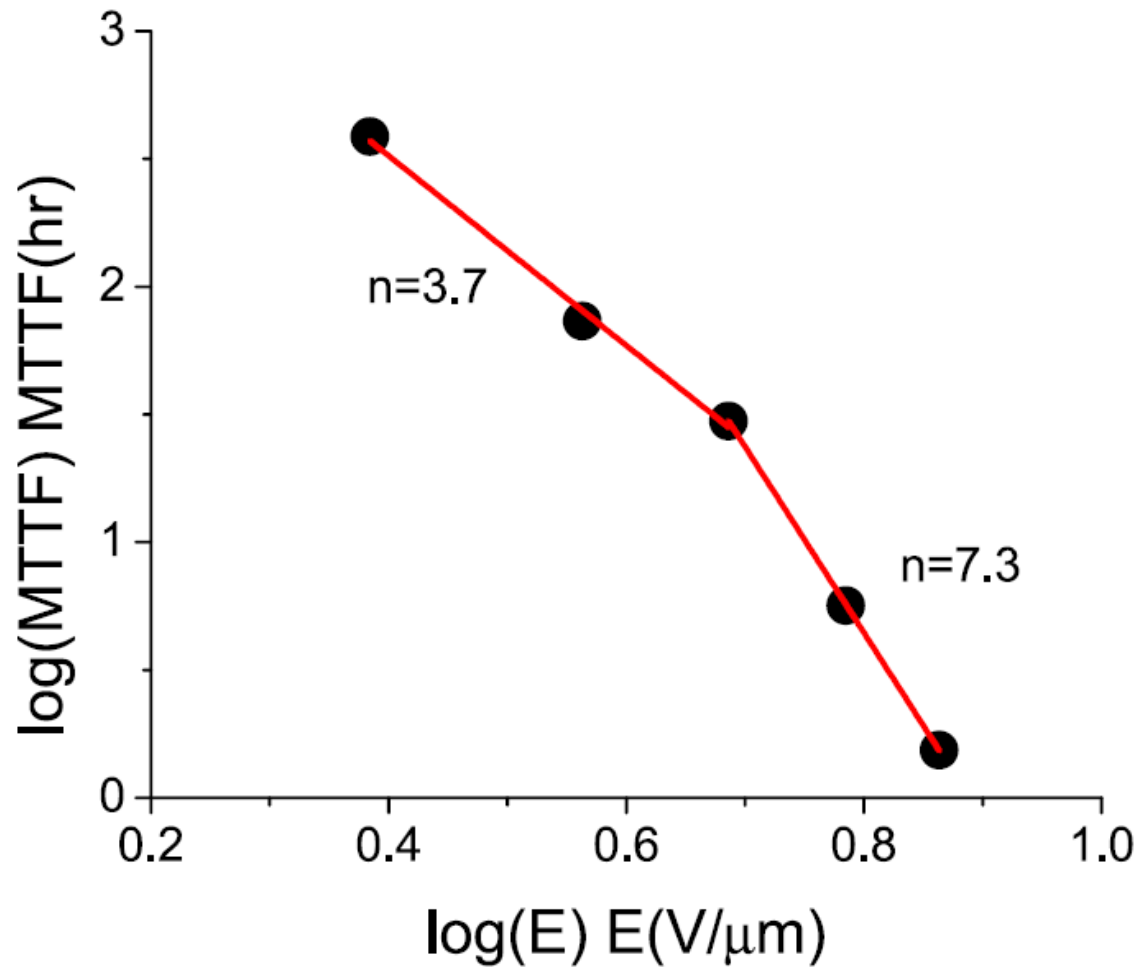
- 위에서 t는 시간, V는 전압, T는 온도(K), n은 상수(1.5 에서 7: 보통 4에서 5), E_a 는 활성화 에너지(1.3에서 1.5), 그리고 K_B 는 볼츠만 상수(Boltzman's constant) (8.62×10^{-5} eV/K)
- 수명은 확장 값 콘덴서(Extended value capacitors)에 대하여 제한될 수 있음.
 - Sub-2 micron 유전체 두께
 - 350 층보다 큰 경우(증가된 고장 기회)

파라미터 불일치(다른 고장 메커니즘)

회사	전압지수, n	활성화 에너지, Ea (eV)	비고
DfR	2.5	0.9	고객과의 사례 연구에 기초
Panasonic	3	0.31	개략 2X / 15C 와 동일
Murata	3	0.57	개략 2X / 8C 와 동일
Venkel	3	0.8	개략 10X / 20C 와 동일
Intel	4.6	1.27	7개 타입의 X6S 콘덴서 평균
Kemet-A	5.9	1.14	3개 타입의 X7R 콘덴서 평균
Kemet-B	3.4	1.43	4개 타입의 X5R 콘덴서 평균

온도 (K)	383	418	433	433	433
온도 (C)	110	145	160	160	160
전압	18.9	12.6	37.8	37.8	37.8
콘덴서(Capacitor)	0603/10uF/6.3V	0603/10uF/6.3V	0603/10uF/6.3V	0805/22uF/6.3V	1206/47uF/6.3V
HALT 수명(분)	192	15	0.75	23	4
모델	38도 3.3V에서 고장까지 시간(년)				
DfR	16	4	8	250	43
Panasonic	2	0	1	18	3
Murata	35	17	84	2,561	445
Venkel	273	355	2,698	82,739	14,389
Intel	8,279	2,512	66,723	2,046,184	355,858
Kemet-A	32,155	4,142	404,915	12,417,401	2,159,548
Kemet-B	3,132	2,321	19,234	589,845	102,582
0603 / DfR	6,482	1,997	47,067	1,443,400	251,026

파라미터 불일치(계속)



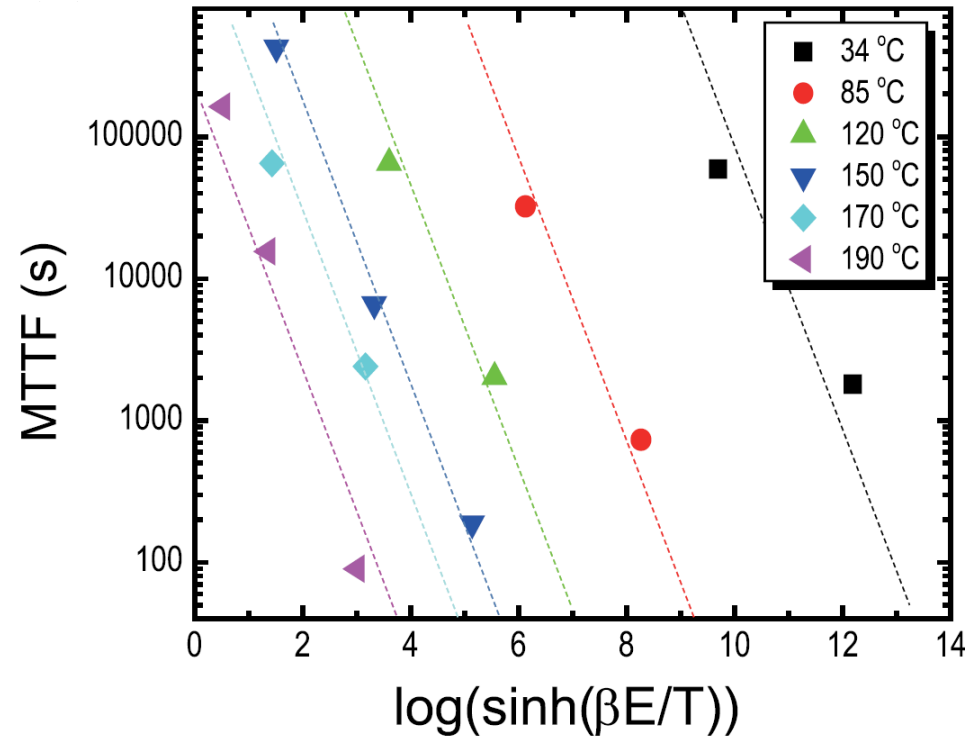
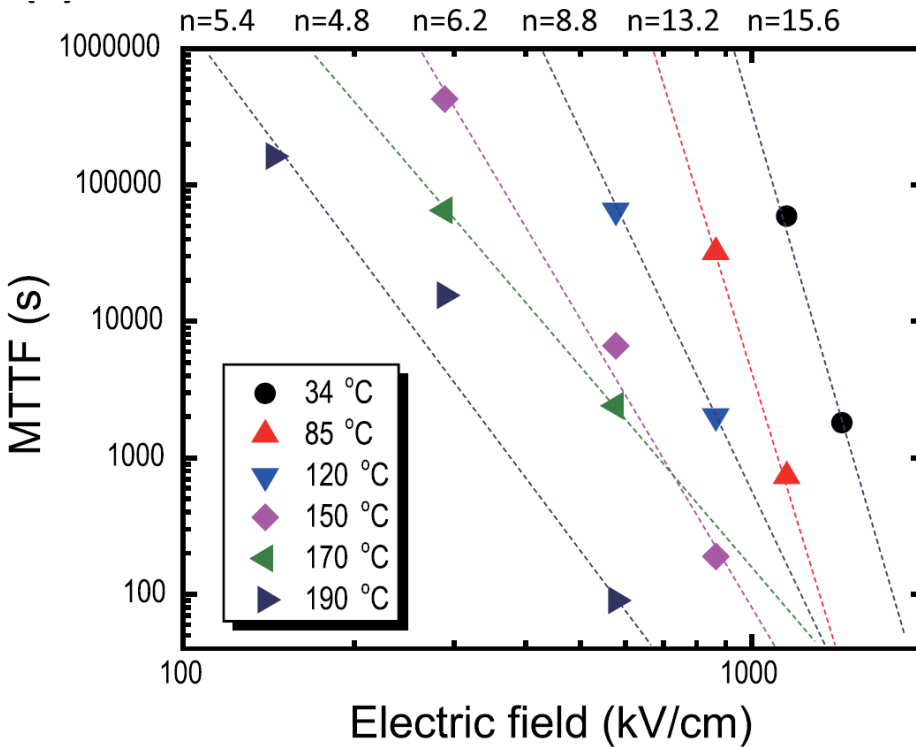
진정한 고장물리(Physics of Failure)!

$$t = \rho_{crit} / avNq \cdot \left(\exp \frac{-E_A}{k_B T} \sinh \frac{qaE_{App}}{2k_B T} \right)^{-1}$$

- $r_{critical}$ 는 치명적 이온 충전레벨(Critical ionic charge level), a 는 특성화 희망 거리(Characteristic hoping distance), v 는 산소 결핍의 도약 주파수(Jump frequency of the oxygen vacancy), N 은 산소 결핍 집중도(Concentration of oxygen vacancies), q 는 결함지점 이온충전(Ionic charge of the point defect), E_A 는 활성화 에너지(Activation energy), k_B 는 볼츠만 상수(Boltzmann's constant), T 는 온도, E_{app} 는 적용 전기장(Applied electric field)

Randall, et. al., J. App. Phy (2013)

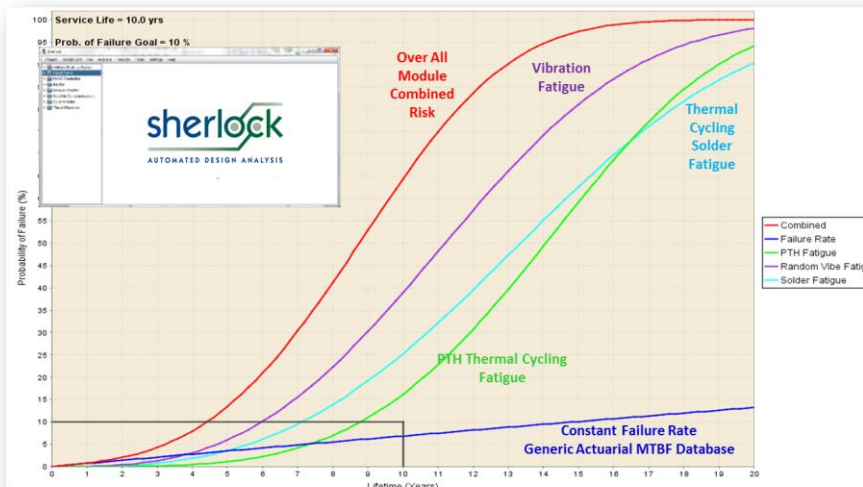
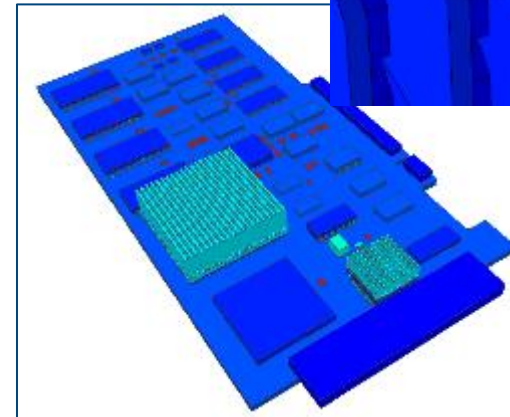
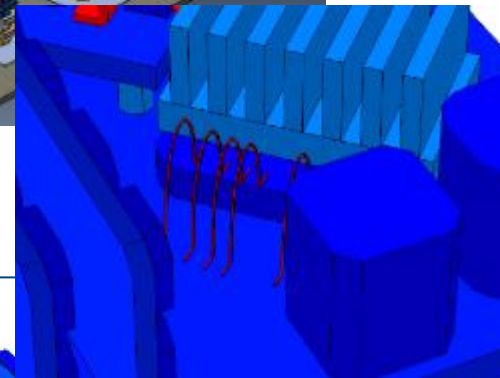
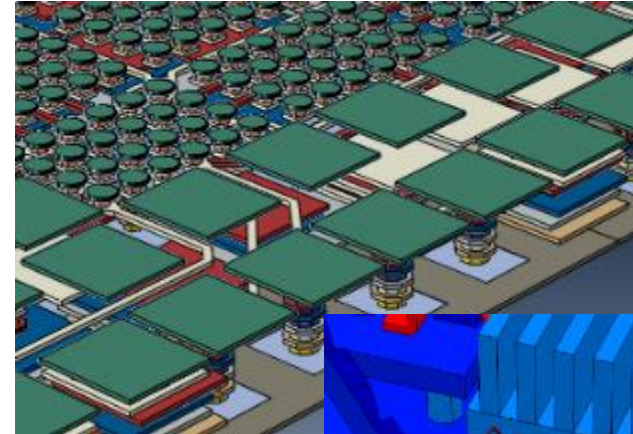
단순화 된 고장물리(Physics of Failure)



$$\log(t_1) = C(T) - \log[\sinh(\beta E_1/T)]$$

고장물리(Physics of Failure) – Sherlock

- 표준화된 고장물리 도구의 필요 + 필요한 데이터의 손쉬운 접근(번역)
- 공급망 채널에서 증가되는 요구
 - Boeing, GM, Embraer, Volkswagen, BAE Systems 등



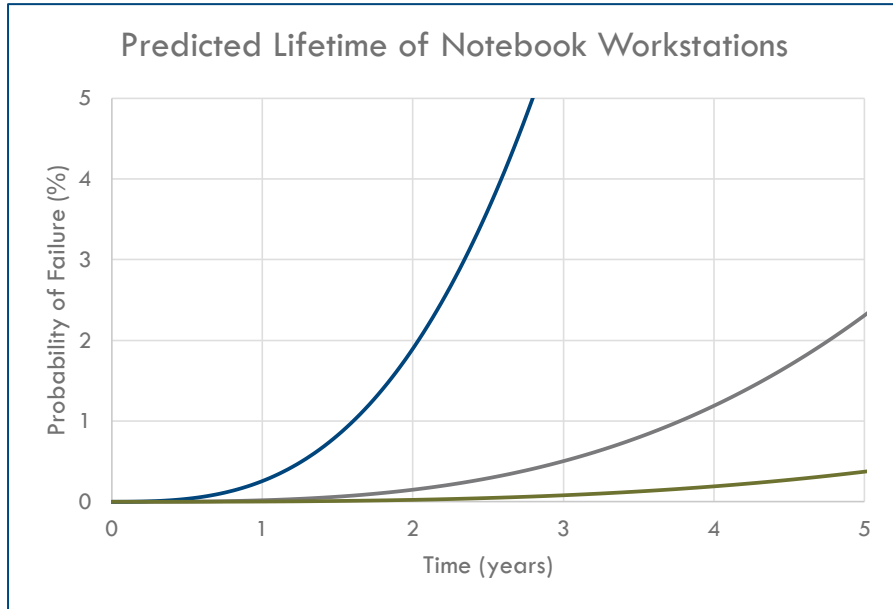
DfR 사례연구 (워크스테이션)

사용 사례(환경)

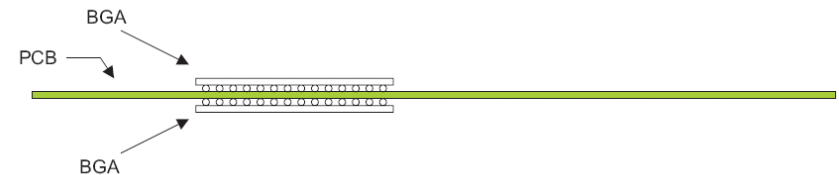
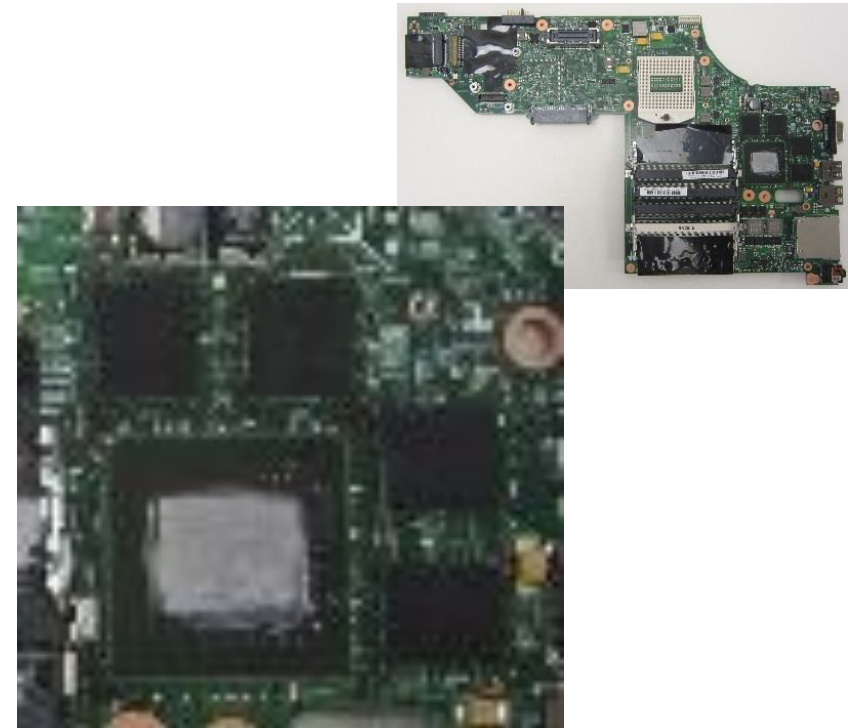
노트북 워크스테이션				
CPU	Idle	22.1	20.9	37.1
	Average	28.4	41.2	48.4
	Maximum	52.6	63.9	69.4
Northbridge	Idle	21.6	21.0	36.8
	Average	41.8	31.8	44.6
	Maximum	46.7	61.6	55.3
Memory	Idle	21.6	20.9	38.1
	Average	37.0	35.0	46.8
	Maximum	51.0	43.9	55.6
Outlet Air	Idle	18.9	17.5	35.8
	Average	20.1	22.2	43.4
	Maximum	24.3	40.8	54.1

- 여러 사용사례별 열 측정
- 여러 단계(부품 신뢰성, 열 사이클링, 커넥터 신뢰성등) 의 DfR 프로세스에 입력됨

DfR: 온도 사이클링(Temp Cycling)

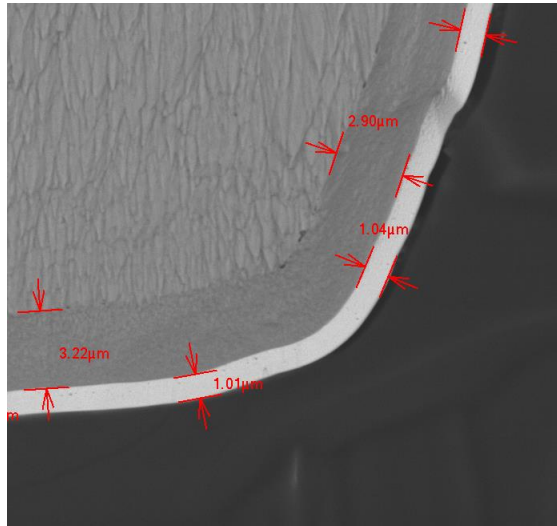


- 크고, 미세한 피치의 적층 다이 그래픽 DRAM을 사용했고, 이들을 미러(mirror) 구성으로 배치



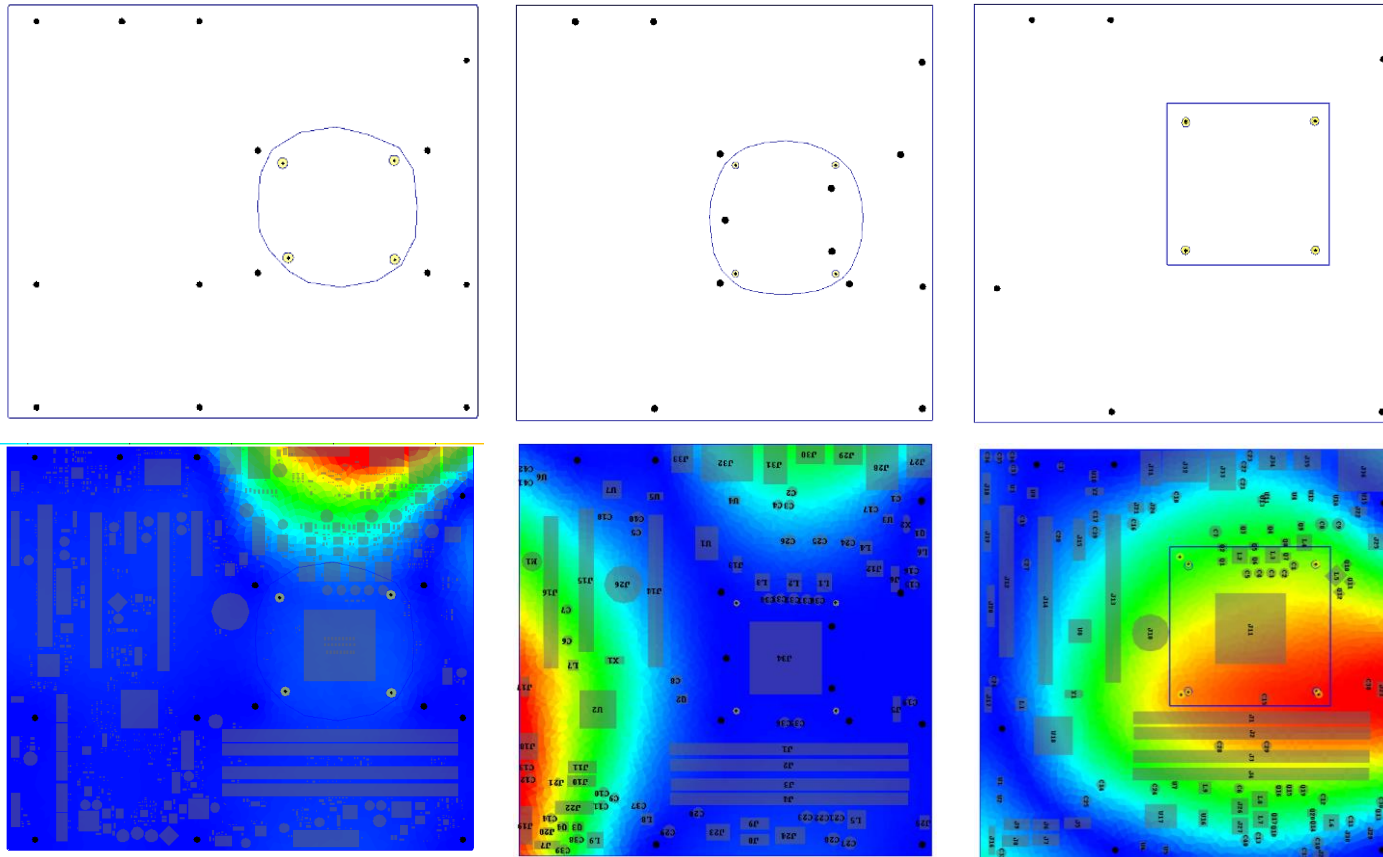
DfR: 커넥터

- '소비자형(Consumer-grade)' 커넥터가 산업형/군사용 수준의 도금을 사용할 수 있음(국부적 도금(Spot plating)을 자주 사용)
- 니켈층 두께에 기초하여 수명을 계산하기 위해 PoF를 사용



	Plating - Gold	Underplate - Nickel
DIMM socket	30	100
SATA jack/cable	20	90
DIMM socket	30	90
SATA jack/cable	30	90
DIMM socket	20	90
DIMM socket	40	120
SATA jack/cable	25	180
DIMM socket	10	100
SATA jack/cable	25	80
DIMM socket	45	85
DIMM socket	20	110
SATA jack/cable	30	400
DIMM socket	10	100
SATA jack/cable	20	70
DIMM socket	5	170

DfR: 쇼크와 진동(Shock and Vibration)



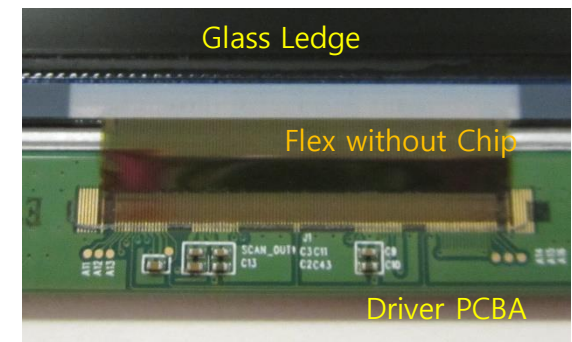
- 마운팅 전략이 자유진동수와 변위 크기/위치에 영향을 줄 수 있음

전반적인 디자인 프랙티스

- 과도 제한 또는 버클링을 방지하기 위해 슬롯을 사용하거나 cam-out을 피하기 위해 Torx나사를 사용



- 둥근 구석(균열을 방지하기 위해) 과 유체 유도를 위한 채널링(간접 튜브)
- LED 연결에서 변형 경감 루프(Strain relief loops) 또는 유리격리 드라이버(Off-glass drivers)



요약

- 디자인 실수를 회피하기 위해서는 기능성(Functionality)은 단지 초기뿐이라는 점을 인식함
- 산업계의 베스트 프랙티스에 관심을 가짐
 - 언제 체험적인 규칙을 사용할지; 언제 PoF를 사용할 지
- 제품 개발 초기에 가능하면 일찍 디자인 지식을 극대화 함
- 공급자 언급에 너무 의존하지 말 것
 - 이들의 관점 : 신뢰성은 응용환경에 따라 다름